

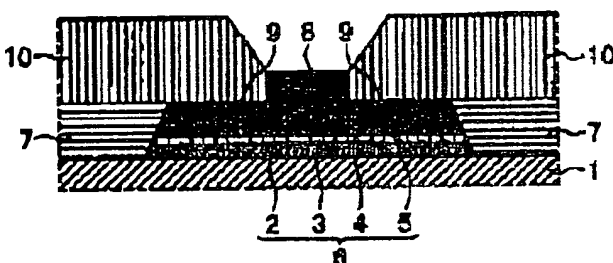
OVERLAID MAGNETORESISTIVE ELEMENT

Patent number: JP2000285414
Publication date: 2000-10-13
Inventor: KISHI HITOSHI
Applicant: FUJITSU LTD
Classification:
- International: G11B5/39; G11B5/39; (IPC1-7): G11B5/39
- european:
Application number: JP19990085250 19990329
Priority number(s): JP19990085250 19990329

Report a data error here

Abstract of JP2000285414

PROBLEM TO BE SOLVED: To prevent enlargement of a signal read width because of an overlaid structure and enhance a current utilization efficiency in relation to an overlaid magnetoresistive element. **SOLUTION:** Magnetic domain control films 7 are set at ends of a magnetoresistive film 6. A pair of terminal films 10 are set above the magnetoresistive film 6 and magnetic domain control films 7 for flowing a current to the magnetoresistive film 6. Moreover, the thickness of a part which becomes a lower part of a terminal part of an antiferromagnetic layer 5 constituting the magnetoresistive film 6 is made smaller than the thickness of a part without the terminal films 10. Detecting a current at an overlap part which is a trouble in an overlap structure is limited to a minimum, and therefore a core width and a good sensitivity to cope with a reduction in track width for a high recording density can be obtained.



Data supplied from the esp@cenet database - Worldwide

Best Available Copy

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-285414

(P2000-285414A)

(43) 公開日 平成12年10月13日 (2000. 10. 13)

(51) Int.Cl.⁷

G 1 1 B 5/39

識別記号

F I

G 1 1 B 5/39

データベース(参考)

5 D 0 3 4

審査請求 未請求 請求項の数 7 O L (全 10 頁)

(21) 出願番号 特願平11-85250

(22) 出願日 平成11年3月29日 (1999. 3. 29)

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 岸 均

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74) 代理人 100072833

弁理士 柏谷 昭司 (外2名)

Fターム(参考) 5D034 BA03 BA05 BA09 BA18 CA04

CA08

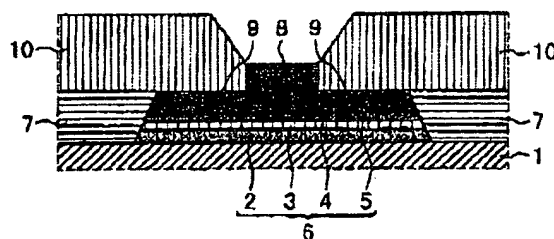
(54) 【発明の名称】 オーバーレイド型磁気抵抗効果素子

(57) 【要約】

【課題】 オーバーレイド型磁気抵抗効果素子に関し、オーバーレイド構造に伴う信号読み取り幅の拡大を防止し、電流利用効率を高める。

【解決手段】 磁気抵抗効果膜6の両端に磁区制御膜7を設け、磁気抵抗効果膜6及び磁区制御膜7の上部に磁気抵抗効果膜6に電流を流すための一対の端子膜10を設けるとともに、磁気抵抗効果膜6を構成する反強磁性層5の端子部の下部となる部分の厚さを、端子膜10が形成されていない部分の厚さよりも薄くする。

本発明の原理的構成の説明図



1 : 基板
2 : フリー層
3 : 中間層
4 : 固定層
5 : 反強磁性層

6 : 磁気抵抗効果膜
7 : 磁区制御膜
8 : 肉厚部
9 : 肉厚部
10 : 端子膜

(2)

特開2000-285414

【特許請求の範囲】

【請求項1】 磁気抵抗効果膜の両端に磁区制御膜を設け、前記磁気抵抗効果膜及び磁区制御膜の上部に磁気抵抗効果膜に電流を流すための一対の端子膜を設けたオーバーレイド型磁気抵抗効果素子において、前記磁気抵抗効果膜を構成する反強磁性層の前記端子部の下部となる部分の厚さが、前記端子膜が形成されていない部分の厚さよりも薄いことを特徴とするオーバーレイド型磁気抵抗効果素子。

【請求項2】 磁気抵抗効果膜の両端に磁区制御膜を設け、前記磁気抵抗効果膜及び磁区制御膜の上部に磁気抵抗効果膜に電流を流すための一対の端子膜を設けたオーバーレイド型磁気抵抗効果素子において、前記磁気抵抗効果膜を構成する反強磁性層の前記端子膜の端部直下となる一部分の厚さが、前記端子膜が形成されていない部分の厚さよりも薄いことを特徴とするオーバーレイド型磁気抵抗効果素子。

【請求項3】 磁気抵抗効果膜の両端に磁区制御膜を設け、前記磁気抵抗効果膜及び磁区制御膜の上部に磁気抵抗効果膜に電流を流すための一対の端子膜を設けたオーバーレイド型磁気抵抗効果素子において、前記磁気抵抗効果膜を構成する反強磁性層の前記端子部の下部となる部分を除去したことを特徴とするオーバーレイド型磁気抵抗効果素子。

【請求項4】 磁気抵抗効果膜の両端に磁区制御膜を設け、前記磁気抵抗効果膜及び磁区制御膜の上部に磁気抵抗効果膜に電流を流すための一対の端子膜を設けたオーバーレイド型磁気抵抗効果素子において、前記磁気抵抗効果膜を構成する反強磁性層の前記端子膜の端部直下となる一部分を除去したことを特徴とするオーバーレイド型磁気抵抗効果素子。

【請求項5】 磁気抵抗効果膜の両端に磁区制御膜を設け、前記磁気抵抗効果膜及び磁区制御膜の上部に磁気抵抗効果膜に電流を流すための一対の端子膜を設けたオーバーレイド型磁気抵抗効果素子において、前記磁気抵抗効果膜を構成する反強磁性層及び固定層の前記端子部の下部となる部分を除去したことを特徴とするオーバーレイド型磁気抵抗効果素子。

【請求項6】 磁気抵抗効果膜の両端に磁区制御膜を設け、前記磁気抵抗効果膜及び磁区制御膜の上部に磁気抵抗効果膜に電流を流すための一対の端子膜を設けたオーバーレイド型磁気抵抗効果素子において、前記磁気抵抗効果膜を構成する反強磁性層及び固定層の前記端子膜の端部直下となる一部分を除去したことを特徴とするオーバーレイド型磁気抵抗効果素子。

【請求項7】 上記磁気抵抗効果膜が、シングルスピニバルブ膜、或いは、磁化の固定されていない磁性層を共有するデュアルスピニバルブ膜のいずれかであることを特徴とする請求項1乃至6のいずれか1項に記載のオーバーレイド型磁気抵抗効果素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はオーバーレイド型磁気抵抗効果素子に関するものであり、特に、ハードディスクドライブ（HDD）等の磁気記録装置の再生ヘッド（リードヘッド）に用いるオーバーレイド構造の磁気抵抗効果素子における電流利用効率を高めるための反強磁性層の構造に特徴のあるオーバーレイド型磁気抵抗効果素子に関するものである。

【0002】

【従来の技術】 近年、コンピュータの外部記憶装置であるハードディスク装置等の小型化、大容量化の要請の高まりに伴い、高密度磁気記録が可能なハードディスク装置等の研究開発が急速に進められており、この様なハードディスク装置に用いる再生ヘッドとしては再生出力が磁気記録媒体と磁気ヘッド間の相対速度に依存せずに高い出力が得られ、且つ、小型ディスクに対しても適用できる磁気抵抗効果素子（MR素子）を用いた再生専用の磁気ヘッドが注目されている。

【0003】 この様な再生専用ヘッドの高密度化・大容量化に伴いリードヘッド素子の高感度化・微細化が求められており、一般的な見方では、 $40\text{ Gbit}/\text{inch}^2$ （ $\approx 6.2\text{ Gbit}/\text{cm}^2$ ）の記録密度を実現するためには、磁気記録媒体に記録されるトラック幅は $0.3\mu\text{m}$ 程度になるものと予想されている。

【0004】 ここで、図6（a）を参照して、従来の磁気抵抗効果素子の概略的構成を説明する。

図6（a）参照

図6（a）は、従来の磁気抵抗効果素子の概略的断面図であり、スライダの母体となる $\text{Al}_2\text{O}_3-\text{TiC}$ 基板（図示せず）上に、 Al_2O_3 膜（図示せず）を介して NiFe 合金等からなる下部磁気シールド層（図示せず）を設け、下部リードギャップ層となる Al_2O_3 膜41を介して Ta 層（図示せず）、 NiFe フリー（free）層42、 CoFe フリー層43、 Cu 中間層44、 CoFe ピン（pinned）層45、及び、 PdPtMn 反強磁性層46の積層構造からなるスピニバルブ膜を設けて所定の形状にパターンニングしたのち、スピニバルブ膜の両端に CoCrPt ハードバイアス膜47、即ち、磁区制御膜を設け、次いで、一対の Al 端子膜48を形成する。次いで、再び、 Al_2O_3 等の上部リードギャップ層（図示せず）を介して NiFe 合金等からなる上部磁気シールド層（図示せず）を設けることによって、リードヘッドの基本構成が完成する。

【0005】 この場合、スピニバルブ膜が単磁区にならないとバルクハウゼンノイズが発生し、再生出力が大きく変動するので、スピニバルブ膜の磁区を制御するために CoCrPt ハードバイアス膜47を設けて高感度化を図っている。

【0006】 このリードヘッドにおける再生原理は、磁

(3)

特開2000-285414

気記録媒体等から外部磁場が印加されると、磁化が固定されていない強磁性体層、即ち、NiFeフリー層42及びCoFeフリー層43の磁化方向が外部磁場に一致して自由に回転するため、磁化が固定された強磁性体層、即ち、CoFeビンド層45の磁化方向と角度差を生ずることになる。

【0007】この角度差に依存して伝導電子のスピンに依存した散乱が変化し、電気抵抗値が変化するので、この電気抵抗値の変化をA1端子膜48から一定のセンス電流を流し電圧値の変化として検出することによって、外部磁場の状況、即ち、磁気記録媒体からの信号磁場を取得するものであり、このスピンバルブ磁気抵抗センサの磁気抵抗変化率は約5%程度となる。

【0008】このような磁気抵抗効果素子において、磁気記録媒体上に微細な幅で書き込まれたトラックからの信号を、隣接するトラックの影響を受けずに読み込むためにはリードヘッドの読み取り幅、即ち、コア幅49を磁気記録媒体に記録されたトラック幅よりも狭く形成する必要がある。

【0009】しかし、スピンバルブ膜の両端部のCoCrPtハードバイアス膜47と接する部分においては、CoCrPtハードバイアス膜47からの巨大な磁界が印加されるため、両端部の0.1~0.2 μ m程度の領域においてはNiFeフリー層42及びCoFeフリー層43の動きが鈍くなり不感部分50が発生する。

【0010】この不感部分50の発生によって、実質的なコア幅を外観的なコア幅よりも0.2~0.4 μ m広く形成することが必要となり、0.3 μ mのトラックを読み取らせるためには0.8 μ m程度のコア幅が必要になる。しかし、この不感部分50における磁気抵抗変化は小さく、また、スピンバルブ膜の電気抵抗はA1端子膜48に比べて遙に大きいため、実際のコア幅を必要なコア幅よりも大きく形成した場合には、磁気抵抗効果素子の出力を著しく低下させる結果となる。

【0011】そこで、このような問題を解決するために、オーバーレイド型磁気抵抗効果素子の研究が現在行われているので、このオーバーレイド型磁気抵抗効果素子を図6(b)を参照して説明する。

図6(b)参照

図6(b)は、従来のオーバーレイド型磁気抵抗効果素子の概略的断面図であり、基本的構成は図6(a)のリードと全く同様であるが、オーバーレイド型磁気抵抗効果素子においては、一對のA1端子膜51の間隔に比べて、CoCrPtハードバイアス膜47の間隔を広くとる様な構造、即ち、オーバーレイド構造を採用したものであり、このような構造にすることによって、不感部分50が再生出力を検出するA1端子膜51から遠ざかり不感部分50には電流が流れないため、効率良く出力を取り出すことが可能になる。

【0012】

【発明が解決しようとする課題】しかし、実際には、スピンバルブ膜の上部にあるPdPtMn反強磁性層46の電気抵抗が他の層に比べて高いため、A1端子膜51から流れ込む電流が分散して不感部分50にも一部電流が流れてしまい、効率を下げる原因となっていた。

【0013】また、不感部分50となる部分においても、実際には、小さくはあるが磁気抵抗効変化が発生するため、微細に形成されるべきコア幅52を拡げてしまう原因となる。

【0014】したがって、本発明は、オーバーレイド構造に伴う信号読み取り幅の拡大を防止し、電流利用効率を高めることを目的とする。

【0015】

【課題を解決するための手段】図1は本発明の原理的構成の説明図であり、この図1を参照して本発明における課題を解決するための手段を説明する。なお、図1は、磁気抵抗効果素子の概略的断面図であり、図における符号1、3は、それぞれ、例えば下部リードギャップ層となる基板、及び、中間層である。

図1参照

(1) 本発明は、磁気抵抗効果膜6の両端に磁区制御膜7を設け、磁気抵抗効果膜6及び磁区制御膜7の上部に磁気抵抗効果膜6に電流を流すための一對の端子膜10を設けたオーバーレイド型磁気抵抗効果素子において、磁気抵抗効果膜6を構成する反強磁性層5の端子膜10の下部となる部分の厚さが、端子膜10が形成されていない部分の厚さよりも薄いことを特徴とする。

【0016】この様に、磁気抵抗効果膜6を構成する反強磁性層5の端子膜10の下部となる部分の厚さが、端子膜10が形成されていない部分、即ち、肉厚部8の厚さよりも薄くして電気抵抗を小さくすることによって、電流の分散を小さくすることができるとともに、コア幅の増大を抑制することができる。

【0017】また、この様に肉厚部9を構成することによって、肉厚部9の下部の固定層4が磁気記録媒体からの磁界により磁化の固定されていない磁性層、即ち、フリー層2とほぼ同一の動きを始めるため、この部分には磁気抵抗効果は殆ど現れず、コア幅が拡がるのを防ぐことができる。

【0018】(2) また、本発明は、磁気抵抗効果膜6の両端に磁区制御膜7を設け、磁気抵抗効果膜6及び磁区制御膜7の上部に磁気抵抗効果膜6に電流を流すための一對の端子膜10を設けたオーバーレイド型磁気抵抗効果素子において、磁気抵抗効果膜6を構成する反強磁性層5の端子膜10の端部直下となる一部分の厚さが、端子膜10が形成されていない部分の厚さよりも薄いことを特徴とする。

【0019】この様に、反強磁性層5の端子膜10の端部直下となる一部分を肉厚部9としても良く、両端に残存する肉厚の反強磁性層5によって固定層4に対する比

(4)

特開2000-285414

ンニング力を劣化させることがない。

【0020】(3) また、本発明は、磁気抵抗効果膜6の両端に磁区制御膜7を設け、磁気抵抗効果膜6及び磁区制御膜7の上部に磁気抵抗効果膜6に電流を流すための一対の端子膜10を設けたオーバーレイド型磁気抵抗効果素子において、磁気抵抗効果膜6を構成する反強磁性層5の端子部の下部となる部分を除去したことを特徴とする。

【0021】この様に、反強磁性層5の端子部の下部となる部分を除去することによって、端子膜10及び磁気抵抗効果膜6間の接続抵抗による電流の分散の抑制が期待できる。また、コア幅以外での磁気抵抗変化は全く起こらなくなるため、効率はさらに向上し、且つ、コア幅を残った反強磁性層5、即ち、肉厚部8の幅のみとすることができる。

【0022】(4) また、本発明は、磁気抵抗効果膜6の両端に磁区制御膜7を設け、磁気抵抗効果膜6及び磁区制御膜7の上部に磁気抵抗効果膜6に電流を流すための一対の端子膜10を設けたオーバーレイド型磁気抵抗効果素子において、磁気抵抗効果膜6を構成する反強磁性層5の端子膜10の端部直下となる一部分を除去したことを特徴とする。

【0023】この様に、反強磁性層5を除去する場合、反強磁性層5の端子膜10の端部直下となる一部分を除去しても良く、両端に残存する反強磁性層5によって固定層4、即ち、ピンド層に対するピンニング力を劣化させることがない。

【0024】(5) また、本発明は、磁気抵抗効果膜6の両端に磁区制御膜7を設け、磁気抵抗効果膜6及び磁区制御膜7の上部に磁気抵抗効果膜6に電流を流すための一対の端子膜10を設けたオーバーレイド型磁気抵抗効果素子において、磁気抵抗効果膜6を構成する反強磁性層5及び固定層4の端子部の下部となる部分を除去したことを特徴とする。

【0025】この様に、反強磁性層5を除去する場合、固定層4の端子膜10の下部となる部分も除去した方が好ましく、電気抵抗の一層の低下が期待され、電流の分散を低減することができる。

【0026】(6) また、本発明は、磁気抵抗効果膜6の両端に磁区制御膜7を設け、磁気抵抗効果膜6及び磁区制御膜7の上部に磁気抵抗効果膜6に電流を流すための一対の端子膜10を設けたオーバーレイド型磁気抵抗効果素子において、磁気抵抗効果膜6を構成する反強磁性層5及び固定層4の端子膜10の端部直下となる一部分を除去したことを特徴とする。

【0027】この様に、固定層4を除去する場合、端子膜10の端部直下となる一部分を除去しても良く、両端に残存する反強磁性層5によって固定層4に対するピンニング力を劣化させることがない。

【0028】(7) また、本発明は、上記(1)乃至

(6)のいずれかにおいて、磁気抵抗効果膜6が、シングルスピンバルブ膜、或いは、磁化の固定されていない磁性層を共有するデュアルスピンバルブ膜のいずれかであることを特徴とする。

【0029】この様に、オーバーレイド型磁気抵抗効果素子に用いる磁気抵抗効果膜6としては、シングルスピンバルブ膜、或いは、磁化の固定されていない磁性層を共有するデュアルスピンバルブ膜のいずれでも良く、デュアルスピンバルブ膜を用いた場合には、感度が向上するが構造が複雑化する。

【0030】

【発明の実施の形態】ここで、図2及び図3を参照して、本発明の第1の実施の形態のリードヘッドに用いるオーバーレイド型磁気抵抗効果素子の製造工程を説明する。

図2(a)参照

まず、 Al_2O_3-TiC 基板(図示せず)上にスパッタ法を用いて厚さ $2\mu m$ の Al_2O_3 膜(図示せず)を堆積させたのち、選択電解メッキ法を用いて、100 [Oe]の磁界を印加しながら、厚さが、 $1\sim 3\mu m$ 、例えば、 $3\mu m$ のNiFe膜を形成して下部磁気シールド層(図示せず)とし、次いで、スパッタ法を用いて、厚さが、例えば、 500\AA ($=50nm$)の Al_2O_3 膜11を堆積させたのち、イオンミリング法によって所定形状にパターニングすることによって下部リードギャップ層を形成し、次いで、スピンバルブ膜を堆積させる。

【0031】このスピンバルブ膜としては、フリー層となるNiFeフリー層12に異方性を付与できる大きさ、例えば、80 [Oe]の磁界を印加しながらスパッタ法を用いて、下地層となる厚さが、例えば、 50\AA のTa膜(図示せず)を形成したのち、厚さが、例えば、 40\AA のNiFeフリー層12、厚さが、例えば、 25\AA のCoFeフリー層13、厚さが、例えば、 25\AA のCu中間層14、厚さが、例えば、 25\AA のCoFeピンド層15、厚さが $20\sim 300\text{\AA}$ 、例えば、 250\AA のPdPtMn膜反強磁性層16、及び、厚さが 60\AA のTa保護膜(図示せず)を順次積層させて形成する。なお、この場合のNiFeの組成は、例えば、 $Ni_{81}Fe_{19}$ であり、CoFeの組成は、例えば、 $Co_{90}Fe_{10}$ であり、また、PdPtMnの組成は、例えば、 $Pd_{31}Pt_{17}Mn_{52}$ であり、印加磁界が過大な場合には、スパッタ法による膜厚の分布等に悪影響を及ぼすことが考えられる。

【0032】次いで、CoFeピンド層15の磁化方向を固定するために、成膜時に印加した磁界と直交する方向の $200kA/m$ の直流磁場を印加しながら、真空中で $230^\circ C$ で $1\sim 3$ 時間の熱処理を行うことによってPdPtMn反強磁性層16の磁化方向を印加した直流磁場の方向とする。なお、この場合、 $230^\circ C$ の熱処理工

(5)

特開2000-285414

程において、Cu中間層14を構成するCuとNiFeフリー層12との間の相互拡散が生じないように、両者の間にバリア層となるCoFeフリー層13を設けてフリー層を2層構造としている。

【0033】図2(b)参照

次いで、コア幅に素子両側の不感部分を加えた幅のレジストパターン17をマスクとしてArイオンを用いたイオンミリングを施すことによって、スピンバルブ膜の露出部を除去する。図に、 40 Gbit/inch^2 の記録密度を持つ磁気記録媒体信号を読み取る場合には、コア幅が $0.25\text{ }\mu\text{m}$ であり、不感部分の幅が $0.15\text{ }\mu\text{m}$ であるとする、レジストパターン17の幅を $0.55\text{ }\mu\text{m}$ 程度にする必要がある。

【0034】図2(c)参照

次いで、全面に、磁区制御膜となる高保磁力膜であるCoCrPtハードバイアス膜18をスピンバルブ膜より若干薄くなるように、例えば、 $200\text{ }\text{\AA}$ 程度の厚さとなる様にスパッタ法を用いて堆積させる。なお、この場合のCoCrPtの組成は、例えば、 $\text{Co}_{75}\text{Cr}_{10}\text{Pt}_{12}$ である。

【0035】図3(d)参照

次いで、レジストパターン17上に堆積したCoCrPtハードバイアス膜18をレジストパターン17と共に除去したのち、新たなレジストパターン19をマスクとしてイオンミリングを施すことによって、PdPtMn反強磁性層16の露出部を約 $170\text{ }\text{\AA}$ 程度除去し、厚さが、例えば、 $80\text{ }\text{\AA}$ 程度の肉薄部20を形成する。

【0036】図3(e)参照

次いで、レジストパターン19を除去したのち、スパッタ法によって、Al膜を全面に、例えば、 $1000\text{ }\text{\AA}$ 程度の厚さに堆積させたのち、コア幅に相当する開口部を有するレジストパターン21をマスクとしてイオンミリングを施すことによって、露出しているAl膜を除去して一対のAl端子膜22を形成する。

【0037】図3(f)参照

次いで、レジストパターン21を除去することによって、コア幅23がPdPtMn反強磁性層16の凸部の幅に相当するシングルスピンバルブ膜を用いたオーバーレイ型磁気抵抗効果素子の基本構造が完成する。

【0038】この場合、Al端子膜22と接するPdPtMn反強磁性層16の肉薄部20の厚さが薄いので、図において矢印で示す電流の分散が少なくなり、コア幅23、即ち、読み取り幅に相当する領域に効率的に電流が流れるので、高い出力が得られる。

【0039】また、肉薄部20の直下で且つ不感部分24に隣接するCoFeビンド層15は、肉薄部20からのピンング力が弱くなるので、磁気記録媒体からの磁界によってNiFeフリー層12とほぼ同一の動きを始めため、この部分は磁気抵抗効果が殆ど現れない微変化部分25となり、それによって、実効的なコア幅が拡

ることを抑制することができる。

【0040】次に、図4及び図5を参照して、本発明の第2乃至第5の実施の形態のオーバーレイ型磁気抵抗効果素子を簡単に説明するが、この第2乃至第5の実施の形態においては、基本的製造工程は上記の第1の実施の形態と全く同様であるので、同様である部分の説明は省略する。まず、図4(a)を参照して、本発明の第2の実施の形態を説明する。

【0041】図4(a)参照

図4(a)は、本発明の第2の実施の形態のオーバーレイ型磁気抵抗効果素子の概略的断面図であり、上記の第1の実施の形態との相違は、上述の図3(d)の工程において、PdPtMn反強磁性層16の露出部を完全に除去して肉薄部をなくしたものである。

【0042】この第2の実施の形態においては、Al端子膜22とCoFeビンド層15とが直接電氣的に接触するので、図において矢印で示す電流の分散がより少なくなり、コア幅23、即ち、読み取り幅に相当する領域にさらに効率的に電流が流れるので、高い出力が得られる。

【0043】また、PdPtMn反強磁性層16を除去した領域で且つ不感部分24に隣接するCoFeビンド層15は、PdPtMn反強磁性層16からのピンング力が作用しないので、この部分は磁気抵抗効果が全く起こらない無変化部分26となり、それによって、実効的なコア幅が拡がることを抑制することができる。

【0044】次に、図4(b)を参照して、本発明の第3の実施の形態を説明する。

図4(b)参照

図4(b)は、本発明の第3の実施の形態のオーバーレイ型磁気抵抗効果素子の概略的断面図であり、上記の第1の実施の形態との相違は、上述の図3(d)の工程の後に、コア幅23の近傍の肉薄部20を選択的に除去したものであり、例えば、図3(d)の工程の後に、レジストパターン19を残存させた状態で新たなレジストを塗布し、レジストパターン19の両側の近傍のみが除去されるように露光・現像し、この新たなレジストパターンをマスクとしてイオンミリングを施すことによって肉薄部20の露出部を除去すれば良い。

【0045】この第3の実施の形態においては、コア幅23近傍においてAl端子膜22とCoFeビンド層15とが直接電氣的に接触するので、図において矢印で示す電流の分散がより少なくなり、読み取り幅に相当する領域にさらに効率的に電流が流れるので、高い出力が得られる。

【0046】また、肉薄部20の残存部、即ち、反強磁性層27からのピンング力によってもCoFeビンド層15はピンングされるので、PdPtMn反強磁性層16直下のCoFeビンド層15は確実にピンングされることになる。なお、肉薄部20の除去部のCoFeビ

(6)

特開2000-285414

ド層15は、肉薄部20からのピンング力が作用するが、その力はあまり強くないので、磁気記録媒体からの磁界によってNiFeフリー層12とほぼ同一の動きを始め、この部分は磁気抵抗効果が殆ど現れない微変化部分25となり、それによって、実効的なコア幅が広がることを抑制することができる。

【0047】次に、図4(c)を参照して、本発明の第4の実施の形態を説明する。

図4(c)参照

図4(c)は、本発明の第4の実施の形態のオーバーレイ型磁気抵抗効果素子の概略的断面図であり、上記の第1の実施の形態との相違は、上述の図3(d)の工程において、PdPtMn反強磁性層16の露出部を完全に除去するとともに、その下のCoFeビンド層15も除去したものである。

【0048】この第4の実施の形態においては、Al端子膜22とCu中間層14とが直接電気的に接触するので、図において矢印で示す電流の分散がより少なくなり、読み取り幅に相当する領域にさらに効率的に電流が流れるので、高い出力が得られる。

【0049】また、CoFeビンド層15を除去した領域においては、ビンド層が存在しないので磁気抵抗効果が全く起こらない無変化部分26となり、それによって、実効的なコア幅が広がることを抑制することができる。

【0050】次に、図5を参照して、本発明の第5の実施の形態を説明する。

図5参照

図5は、本発明の第5の実施の形態のオーバーレイ型磁気抵抗効果素子の概略的断面図であり、上記の第1の実施の形態との相違は、スピンバルブ膜として所謂デュアルスピンバルブ膜を用いるとともに、上述の図3

(d)の工程において、PdPtMn反強磁性層16の露出部を完全に除去したものである。

【0051】即ち、上記の第2の実施の形態におけるスピンバルブ膜として所謂デュアルスピンバルブ膜を用いたものであり、スピンバルブ膜を堆積させる際に、NiFeフリー層14を共有する形で上下対称に形成すれば良く、例えば、下地層となる厚さが、例えば、50ÅのTa膜(図示せず)を形成したのち、厚さが20~300Å、例えば、250ÅのPdPtMn反強磁性層31、厚さが、例えば、25ÅのCoFeビンド層30、厚さが、例えば、25ÅのCu中間層29、厚さが、例えば、25ÅのCoFeフリー層28、厚さが、例えば、40ÅのNiFeフリー層12、厚さが、例えば、25ÅのCoFeフリー層13、厚さが、例えば、25ÅのCu中間層14、厚さが、例えば、25ÅのCoFeビンド層15、厚さが20~300Å、例えば、250ÅのPdPtMn反強磁性層16、及び、厚さが60ÅのTa保護膜(図示せず)を順次積層させれば良

い。

【0052】この第5の実施の形態における、基本的な作用効果は、上記の第2の実施の形態の場合と同様に、Al端子膜22とCoFeビンド層15とが直接電気的に接触するので電流の分散がより少なくなり、読み取り幅に相当する領域にさらに効率的に電流が流れるので、高い出力が得られる。

【0053】以上、本発明の各実施の形態を説明してきたが、本発明は各実施の形態に記載した構成に限られるものではなく、各種の変更が可能である。例えば、デュアルスピンバルブ膜を用いた磁気抵抗効果素子については、図5に示す1例しか示していないが、上記の第1の実施の形態に対応するようにPdPtMn反強磁性層16の周辺部を残して肉薄部としても良く、或いは、上記の第3の実施の形態に対応するようにさらに肉薄部の一部を選択的に除去しても良く、さらには、上記の第4の実施の形態に対応するように、CoFeビンド層15の周辺部を除去しても良いものである。

【0054】また、上記の第3の実施の形態においては、肉薄部のみを選択的に除去しているが、除去部の下のCoFeビンド層15も除去しても良いものであり、さらには、この様にコア幅の両側に除去部を形成する際には、PdPtMn反強磁性層16に肉薄部を形成することなく、コア幅の両側のPdPtMn反強磁性層16を除去しても良く、さらには、その下のCoFeビンド層15を除去しても良いものである。

【0055】また、上記の第1の実施の形態においては、PdPtMn反強磁性層16の周辺部の全体を肉薄部20としているが、コア幅の両側の近傍のみを肉薄部としても良いものであり、また、スピンバルブ膜がデュアルスピンバルブ膜の場合にもコア幅の両側の近傍のみを肉薄部としても良いものである。

【0056】また、本発明の第1乃至第4の実施の形態の説明においては、スピンバルブ膜として、NiFe/CoFe/Cu/CoFe/PdPtMnからなるシングルスピンバルブ膜を用いているが、この様なシングルスピンバルブ膜に限られるものではなく、例えば、NiFe/Cu/NiFe/FeMn等の他の積層構造のシングルスピンバルブ膜を用いても良いものである。

【0057】また、上記の各実施の形態の説明においては、磁区制御膜として、高保磁力膜のCoCrPtを用いているが、CoCrPtに限られるものではなく、CoPt、CoCr等の他の高保磁力膜を用いても良く、さらには、PdPtMn等の反強磁性体膜を用いても良いものである。

【0058】また、上記の各実施の形態においては、NiFe、CoFe、PdPtMn、及び、CoCrPtとして、夫々、Ni₈₁Fe₁₉、Co₉₀Fe₁₀、Pd₃₁Pt₁₇Mn₅₂、及び、Co₇₈Cr₁₀Pt₁₂を用いているが、この様な組成比に限られるものではなく、必要とす

(7)

特開2000-285414

る磁気特性及び加工特性等に応じて適宜組成比を選択すれば良いものである。

【0059】また、上記の本発明の各実施の形態の説明においては、リード電極としてAl端子膜22を用いているが、この様なAl膜に限られるものではなく、Au膜を用いても良いし、或いは、単独のW膜やTa膜を用いても良いものであり、さらには、例えば、10nmのTa膜、10nmのTiW膜、及び、80nmのTa膜を順次堆積させることによって多層膜構造としても良いものである。

【0060】また、上記の本発明の各実施の形態の説明においては、Al端子膜22のパターニング工程においてもイオンミリングを用いているが、イオンミリングの代わりにRIE（反応性イオンエッチング）を用いても良いものである。

【0061】また、上記の本発明の各実施の形態の説明においては、HDDに用いるリードヘッドを前提にしているが、基板として Al_2O_3 -TiC基板を用いているが、単に、磁気抵抗効果素子として形成する場合には、表面に SiO_2 膜を形成したSi基板或いはガラス基板等の基板を用いても良いものである。

【0062】また、本発明の各実施の形態の説明においては、単独のリードヘッドを前提に説明しているが、本発明はこの様な単独のリードヘッドに限られるものではなく、誘導型の薄膜磁気ヘッドと積層した複合型薄膜磁気ヘッドにも適用されるものである。

【0063】

【発明の効果】本発明によれば、リードヘッドを構成する磁気抵抗効果素子の本来の読み取り領域となる領域以外の反強磁性層を薄くするか或いは少なくとも読み取り領域の両側の反強磁性層を除去することによって電流分布を制御することができ、それによって、オーバーレイ構造で問題となるオーバーラップ部分の電流検出を最小限にすることができるので、高記録密度化に伴うトラック幅の減少に対応できるコア幅及び良好な感度を得ることができ、ひいては、高記録密度のHDD装置の普及に寄与するところが大い。

【図面の簡単な説明】

【図1】本発明の原理的構成の説明図である。

【図2】本発明の第1の実施の形態の途中までの製造工程の説明図である。

【図3】本発明の第1の実施の形態の図2以降の製造工程の説明図である。

【図4】本発明の第2乃至第4の実施の形態の磁気抵抗効果素子の断面図である。

【図5】本発明の第5の実施の形態の磁気抵抗効果素子の断面図である。

【図6】従来の磁気抵抗効果素子の概略的断面図である。

【符号の説明】

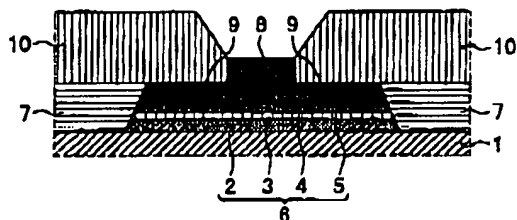
- 1 基板
- 2 フリー層
- 3 中間層
- 4 固定層
- 5 反強磁性層
- 6 磁気抵抗効果膜
- 7 磁区制御膜
- 8 肉厚部
- 9 肉薄部
- 10 端子膜
- 11 Al_2O_3 膜
- 12 NiFeフリー層
- 13 CoFeフリー層
- 14 Cu中間層
- 15 CoFeピンド層
- 16 PdPtMn反強磁性層
- 17 レジストパターン
- 18 CoCrPtハードバイアス膜
- 19 レジストパターン
- 20 肉薄部
- 21 レジストパターン
- 22 Al端子膜
- 23 コア幅
- 24 不感部分
- 25 微変化部分
- 26 無変化部分
- 27 反強磁性層
- 28 CoFeフリー層
- 29 Cu中間層
- 30 CoFeピンド層
- 31 PdPtMn反強磁性層
- 41 Al_2O_3 膜
- 42 NiFeフリー層
- 43 CoFeフリー層
- 44 Cu中間層
- 45 CoFeピンド層
- 46 PdPtMn反強磁性層
- 47 CoCrPtハードバイアス膜
- 48 Al端子膜
- 49 コア幅
- 50 不感部分
- 51 Al端子膜
- 52 コア幅

(8)

特開2000-285414

【図1】

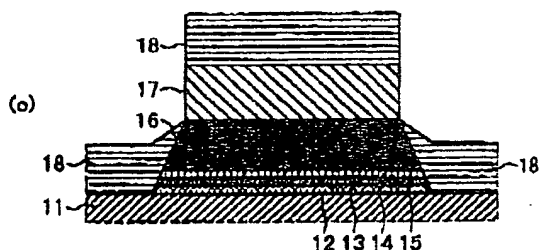
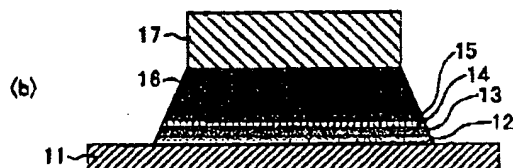
本発明の原理的構成の説明図



- | | |
|----------|------------|
| 1: 基板 | 6: 磁気抵抗効果膜 |
| 2: フリー層 | 7: 磁区制御膜 |
| 3: 中間層 | 8: 肉厚部 |
| 4: 固定層 | 9: 肉薄部 |
| 5: 反強磁性層 | 10: 端子膜 |

【図2】

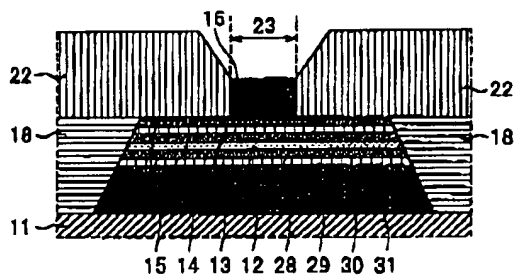
本発明の第1の実施の形態の途中までの製造工程の説明図



- | | |
|-----------------|--------------------|
| 11: Al_2O_3 膜 | 15: CoFeピンド層 |
| 12: NiFeフリー層 | 16: PdPtMn反強磁性層 |
| 13: CoFeフリー層 | 17: レジストパターン |
| 14: Cu中間層 | 18: CoCrPtハードバイアス膜 |

【図5】

本発明の第5の実施の形態の磁気抵抗効果素子の断面図



- | | |
|--------------------|-----------------|
| 11: Al_2O_3 膜 | 22: Al端子膜 |
| 12: NiFeフリー層 | 23: コア膜 |
| 13: CoFeフリー層 | 28: CoFeフリー層 |
| 14: Cu中間層 | 29: Cu中間層 |
| 15: CoFeピンド層 | 30: CoFeピンド層 |
| 16: PdPtMn反強磁性層 | 31: PdPtMn反強磁性層 |
| 18: CoCrPtハードバイアス膜 | |

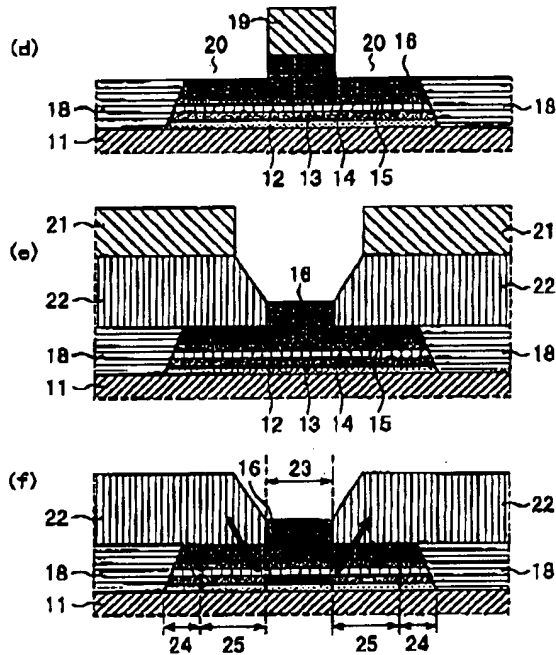
Best Available Copy

(9)

特開2000-285414

【図3】

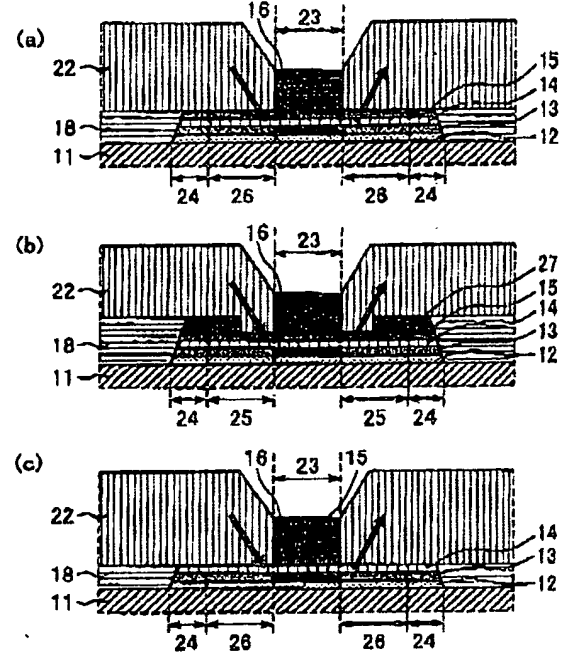
本発明の第1の実施の形態の図2以降の製造工程の説明図



- | | |
|-------------------------------|---------------------|
| 11: Al_2O_3 膜 | 19: レジストパターン |
| 12: NiFe フリー層 | 20: 内層部 |
| 13: CoFe フリー層 | 21: レジストパターン |
| 14: Cu 中間層 | 22: Al 端子膜 |
| 15: CoFe ビンド層 | 23: コア幅 |
| 16: PdPtMn 反強磁性層 | 24: 不感部分 |
| 18: CoCrPt ハードバイアス膜 | 25: 微変化部分 |

【図4】

本発明の第2乃至第4の実施の形態の磁気抵抗効果素子の断図



- | | |
|-------------------------------|---------------------|
| 11: Al_2O_3 膜 | 22: Al 端子膜 |
| 12: NiFe フリー層 | 23: コア幅 |
| 13: CoFe フリー層 | 24: 不感部分 |
| 14: Cu 中間層 | 25: 微変化部分 |
| 15: CoFe ビンド層 | 26: 微変化部分 |
| 16: PdPtMn 反強磁性層 | 27: 反強磁性層 |
| 18: CoCrPt ハードバイアス膜 | |

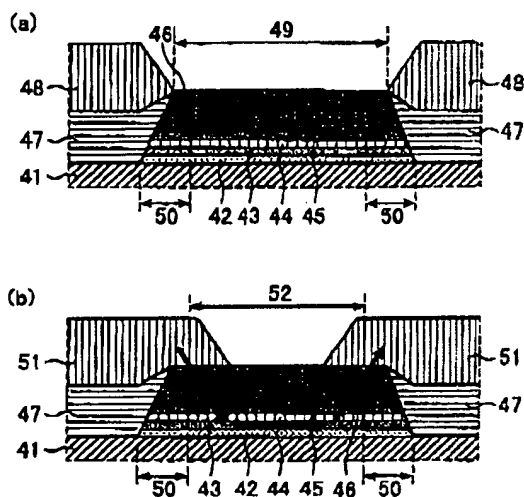
Best Available Copy

(10)

特開2000-285414

【図6】

従来の磁気抵抗効果素子の概略的断面図



41: Al_2O_3 膜	47: CoCrPtハードバイアス膜
42: NiFeフリー層	48: Al端子膜
43: CoFeフリー層	49: コア膜
44: Cu中間層	50: 不感部分
45: CoFeピンド層	51: Al端子膜
46: PdPtMn反強磁性層	52: コア幅

Best Available Copy